

**Producing contact holes in integrated circuit involves using optical lithography with mask with elongated, slit-shaped openings for producing essentially circular and/or elongated holes**

**Patent number:** DE10126130  
**Publication date:** 2002-12-12  
**Inventor:** BAUCH LOTHAR (DE); GRUENING-VON SCHWERIN  
ULRICKE (DE); HAFFNER HENNING (DE);  
KOWALEWSKI JOHANNES (DE); SAVIGNAC  
DOMINIQUE (DE); MORHARD KLAUS-DIETER (DE);  
THIELSCHER GUIDO (DE); TRINOWITZ REINER (DE)  
**Applicant:** INFINEON TECHNOLOGIES AG (DE)

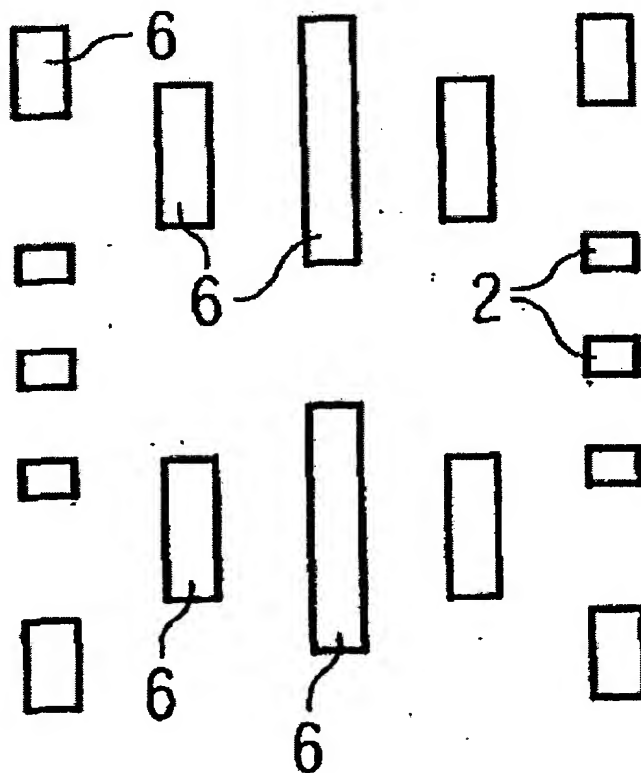
**Classification:**  
- **International:** H01L21/768; H01L21/28  
- **European:** H01L21/768B2  
**Application number:** DE20011026130 20010529  
**Priority number(s):** DE20011026130 20010529

**BEST AVAILABLE COPY**

**Report a data error here**

**Abstract of DE10126130**

The method involves using a mask illuminated with short-wave light in an optical lithographic method. The mask has elongated, slit-shaped openings for producing essentially circular and/or elongated contact holes (2,6). The illumination conditions are selected so that an image reduction of at least 200 to 400 nm. occurs in the longitudinal direction of the openings.





19 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENT- UND  
MARKENAMT

12 **Offenlegungsschrift**  
10 **DE 101 26 130 A 1**

51 Int. Cl. 7:  
**H 01 L 21/768**  
H 01 L 21/28

21 Aktenzeichen: 101 26 130.6  
22 Anmeldetag: 29. 5. 2001  
43 Offenlegungstag: 12. 12. 2002

BEST AVAILABLE COPY

DE 101 26 130 A 1

71 Anmelder:  
Infineon Technologies AG, 81669 München, DE  
74 Vertreter:  
PAe Reinhard, Skuhra, Weise & Partner, 80801  
München

72 Erfinder:  
Bauch, Lothar, Dr., 01259 Dresden, DE; Grüning-von  
Schwerin, Ulricke, Dr., 81539 München, DE; Haffner,  
Henning, 01099 Dresden, DE; Kowalewski,  
Johannes, 01307 Dresden, DE; Savignac,  
Dominique, Dr., 85737 Ismaning, DE; Morhard,  
Klaus-Dieter, Dr., 01099 Dresden, DE; Thielscher,  
Guido, 01099 Dresden, DE; Trinowitz, Reiner, 01109  
Dresden, DE

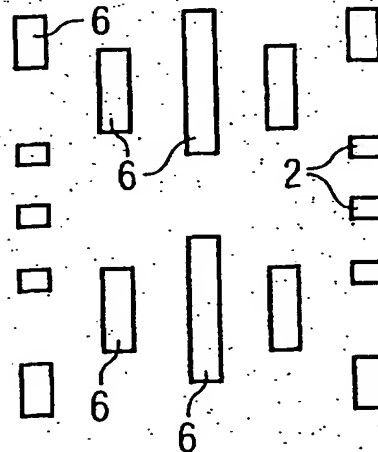
56 Entgegenhaltungen:  
US 60 77 630 A  
US 57 90 254 A  
US 55 46 225 A  
US 618 41 51 B  
EP 6 66 503 B1  
EP 11 50 171 A2  
JP 2 0-00 47 367 A

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

54 Verfahren zur Herstellung von Kontaktlöchern

57 Die Erfindung betrifft ein Verfahren zur Herstellung von Kontaktlöchern (2, 6) in einem integrierten Schaltkreis (1) unter Verwendung einer Maske, die in einem optischen Lithographieverfahren belichtet wird. Dabei liegt die Größe der aufzulösenden Strukturen im Bereich der Wellenlänge und darunter. Um eine Auflösung dieser Strukturen zu erreichen, ohne gleichzeitig den Kontaktwiderstand wesentlich zu verschlechtern, wird vorgeschlagen, die Kontaktlöcher (2, 6) mit Masken herzustellen, die längliche, schlitzenartige Öffnungen aufweisen, wobei der Bildverkürzungseffekt ausgenutzt wird.



DE 101 26 130 A 1

[0001] Die Erfindung betrifft ein Verfahren zur Herstellung von Kontaktlöchern, insbesondere mittels optischer Lithographie, gemäß dem Oberbegriff des Patentanspruchs 1. [0002] In integrierten Schaltkreisen (ICs) werden unterschiedliche Verdrahtungsebenen durch Kontaktlöcher miteinander verbunden, um einen elektrischen Kontakt herzustellen. Bei der Auslegung der Kontaktlöcher sind insbesondere zwei Randbedingungen zu berücksichtigen: zum einen sollten die einzelnen Kontaktlöcher möglichst klein sein, um eine enge Verdrahtungsdichte zu erreichen; zum anderen muss aber der Kontaktwiderstand, insbesondere bei räumlich ausgedehnten Strukturen, wie z. B. beim Source- oder Drain-Anschluß eines Transistors, möglichst klein sein, um die Verlustleistung möglichst gering zu halten und eine unerwünschte Erwärmung des ICs zu vermeiden.

[0003] Zur Herstellung möglichst kleiner Kontaktlöcher wurden bislang Masken mit einheitlich großen quadratischen Öffnungen verwendet, die auf Grund von Lichtbeugungseffekten an den Kanten der quadratischen Öffnungen nahezu runde Kontaktlöcher auf dem IC abbilden. Die einheitliche Größe dient der Vereinfachung der optischen Abbildung. Zur Verbesserung des Kontaktwiderstandes wurden die Kontaktlöcher in lithographisch minimalem Abstand in Form von Kontaktlochketten nebeneinander angeordnet, wobei sämtliche Kontaktlöcher einer Kontaktlochkette gleiche Kontaktflächen miteinander verbinden.

[0004] Ein Beispiel für eine herkömmliche Anordnung von Kontaktlöchern ist in Fig. 1a dargestellt. Die Figur zeigt einen Ausschnitt aus einem Transistorlayout, bei dem ein Substrat 1, mehrere Gate-Anschlüsse 4 und eine Reihe von Kontaktlöchern 2 zu erkennen sind. Die Kontaktlöcher 2 sind dabei in Form von Kontaktlochketten 3 aneinander gereiht, um einen möglichst niedrigen Kontaktwiderstand zu erhalten.

[0005] Die immer kleiner werdenden Strukturen und Abstände der Kontaktlöcher führen bei der Lithographie jedoch zu immer kleineren Prozessfenstern, d. h. insbesondere der Spielraum für die Tiefenschärfe oder die erforderliche Belichtungsdosis werden immer geringer. Unter dem Begriff "Prozessfenster" sollen die zulässigen Toleranzen sämtlicher Prozessparameter, wie insbesondere der Tiefenschärfe oder der Belichtungsdosis, verstanden werden, die zur erfolgreichen Herstellung einer Struktur eingehalten werden müssen. Mit kleiner werdenden Strukturen wird auch das Prozessfenster kleiner, wobei insbesondere Prozessschwankungen zu fehlerhaften Strukturen führen können, die nicht mehr tolerierbar sind.

[0006] Das Prozessfenster bei der Kontaktlochlithographie kann nur mittels aufwendiger und teurer lithographischer Enhancement-Verfahren wie z. B. durch alternierende Phasenmasken auf eine für eine Massenproduktion notwendige Größe gebracht werden. Eine weitere Möglichkeit zur Verbesserung des Auflösungsvermögens ist eine Verringerung der Belichtungswellenlänge.

[0007] Es ist daher die Aufgabe der vorliegenden Erfindung, ein einfaches und zuverlässiges Verfahren zur Herstellung von Kontaktlöchern zu schaffen. Die erzeugten Kontaktlöcher sollen dabei einen niedrigen Kontaktwiderstand aufweisen.

[0008] Gelöst wird diese Aufgabe durch die im Patentanspruch 1 angegebenen Merkmale. Weitere Ausgestaltungen der Erfindung sind Gegenstand von Unteransprüchen.

[0009] Der wesentliche erfinderische Gedanke besteht darin, bei der Lithographie den Bildverkürzungseffekt (Imageshortening) auszunutzen und in der Belichtungs- maske längliche, schlitzzartige Öffnungen vorzusehen, bei

unterschiedlicher Länge gleichbreite Kontaktlöcher zu erzeugen.

[0010] Bei der Lithographie sind die Belichtungsbedingungen vorzugsweise derart gewählt, dass bei der Herstellung von Kontaktlöchern eine starke Bildverkürzung (Unterschied zwischen der Länge der Maskenöffnung und der Länge des erzeugten Kontaktlochs) in Längsrichtung einer rechteckigen Maskenöffnung auftritt. Ein nahezu kreisförmiges Kontaktloch ist wenigstens um einen Faktor 2 und insbesondere einen Faktor 3 kürzer als die zugehörige schlitzzartige Maskenöffnung. Eine längliche, rechteckige Öffnung in der Maske, deren Länge beispielsweise drei mal so groß ist wie die Länge des damit erzeugten Kontaktlochs, erzeugt somit ein nahezu kreisförmiges Kontaktloch.

[0011] Das Verhältnis von Länge/Breite einer in der Maske vorgesehenen Öffnung zur Erzeugung eines etwa kreisförmigen Kontaktlochs liegt zwischen 1,5 und 4, vorzugsweise zwischen 2 und 3 und insbesondere bei etwa 2,5.

[0012] Der Effekt der Bildverkürzung tritt insbesondere bei kleinen  $k_1$ -Werten auf, mit:

$$k_1 = CD \cdot NA/\lambda$$

wobei

$k_1$  einen Prozessparameter,

CD das Auflösungsvermögen, hier speziell die Breite des zu realisierenden Kontaktlochs,

NA die numerische Apertur, und

$\lambda$  die Wellenlänge

bezeichnet.

[0013] Für die Herstellung der Kontaktlöcher günstige  $k_1$ -Werte sind vorzugsweise kleiner 0,7 und insbesondere auch kleiner als 0,5.

[0014] Gemäß einer bevorzugten Ausführungsform der Erfindung hat das zur Belichtung der Maske verwendete Licht eine Wellenlänge von mehr als 100 nm, vorzugsweise 193 nm und insbesondere 248 nm. Die verwendete Wellenlänge ist vorzugsweise größer als die kleinste Dimension eines Kontaktlochs und ggf. auch größer als die kleinere Abmessung der schlitzzartigen Öffnungen in der Maske. Die Breite der Kontaktlöcher liegt inzwischen bei unter 200 nm, nämlich bei etwa 140 nm.

[0015] Gemäß einer bevorzugten Ausführungsform der Erfindung werden nur bestimmte diskrete Kontaktlochlängen zugelassen. Dies hat den Vorteil, nicht zu viele unterschiedliche Prozessbedingungen für die verschiedenen Kontaktlochlängen beachten zu müssen. Die Länge des Kontaktlochs berechnet sich vorzugsweise mit der Formel:

$$\text{Länge}(N) = [400 \text{ nm} + N \cdot 250 \text{ nm}] : V$$

mit  $N \in \mathbb{Z} (0, 1, 2, 3 \dots)$  und V Verkleinerungsfaktor des Belichtungsgeräts.

[0016] Für einen stabilen Herstellungsprozess ist es auch förderlich, wenn sämtliche in der Maske befindlichen Öffnungen die gleiche Breite aufweisen, wobei die Breite in der Maske multipliziert mit dem Verkleinerungsfaktor bei der Belichtung etwa der Breite des herzustellenden Kontaktlochs entspricht.

[0017] Die Belichtungsmaske weist vorzugsweise insbesondere keine quadratischen Öffnungen auf.

[0018] Anstelle der bislang üblichen Kontaktlochketten werden erfindungsgemäß längliche, rechteckige Kontaktlöcher erzeugt. Der Abstand zwischen zwei Kontaktlöchern beträgt mindestens die halbe Breite und insbesondere mehr als die volle Breite eines Kontaktlochs. Dies erhöht ebenfalls das lithographische Prozessfenster, da die auftretenden Strukturen isoliert und nicht gruppenweise auftreten, wofür

wiederum andere Prozessbedingungen gelten würden.

[0019] Die Erfindung wird nachstehend anhand der beigefügten Zeichnungen beispielhaft näher erläutert. Es zeigen:

[0020] Fig. 1a, b einen Ausschnitt einer Transistoroberfläche mit Kontaktlöchern sowie eine Ansicht einer Kontaktanordnung nach dem Stand der Technik;

[0021] Fig. 2a, b einen Ausschnitt einer Transistoroberfläche mit schlitzartigen Kontaktlöchern und eine Anordnung von Kontaktlöchern gemäß einem Ausführungsbeispiel der Erfindung.

[0022] Fig. 1a zeigt einen vergrößerten Ausschnitt eines MOS-Transistors, auf dessen Oberfläche mehrere Gate-Kontakte 4 zu erkennen sind. Ferner sind auf dem aktiven Gebiet 5 des Transistors mehrere Kontaktlöcher 2 angeordnet.

[0023] Diese sind jeweils in dreier Gruppen zu Kontaktlochketten 3 aneinander gereiht, insbesondere um den Kontaktwiderstand möglichst gering zu halten.

[0024] Die in Fig. 1b gezeigte Aufsicht auf die Kontaktlochebene des Transistors zeigt mehrere, aus jeweils zwei bis fünf Kontaktlöchern 2 bestehende Kontaktlochketten 3, bei denen die einzelnen Kontaktlöcher 2 in sehr engem Abstand zueinander angeordnet sind. Dies führt zu den eingangs genannten Problemen. Insbesondere können bei Strukturabmessungen, die kleiner sind als die Wellenlänge selbst, wegen des Bildverkürzungseffektes solche Kontaktlochketten 3 nicht mehr aufgelöst werden.

[0025] Fig. 2 zeigt einen Ausschnitt eines MOS-Transistors mit mehreren Gate-Kontakten 4 sowie schlitzartigen Kontaktlöchern 6 anstelle der bisherigen Kontaktlochketten. Die Kontaktlöcher sind dabei etwa parallel zu den Gate-Kontakten 4 angeordnet.

[0026] Eine in Fig. 2b dargestellte Aufsicht auf die Kontaktlochebene macht deutlich, dass der Abstand zwischen zwei benachbarten Kontaktlöchern 2, 6 bzw. 6, 6 wesentlich größer ist als im Falle von Kontaktlochketten 3 und insbesondere größer ist als die Breite der Kontaktlöcher 2, 6.

[0027] In Bezug auf die quadratischen Kontaktlöcher 2 ist anzumerken, dass auch diese mit länglichen, rechteckigen Maskenöffnungen unter Ausnutzung des Bildverkürzungseffektes erzeugt wurden. Längliche Kontaktlöcher werden durch entsprechend längere Maskenöffnungen erzeugt.

[0028] Weiterhin ist in Fig. 2b zu erkennen, dass nur bestimmte Kontaktlochlängen, im vorliegenden Beispiel vier Längen, vorhanden sind, wobei die Kontaktlänge ein N-faches (N ganzzahlig) der quadratischen Grundlänge beträgt. Kontakte mit anderen Längen werden aus Gründen der Prozesszuverlässigkeit nicht erzeugt.

#### Bezugszeichenliste

- 1 integrierter Schaltkreis
- 2 quadratisches Kontaktloch
- 3 Kontaktlochkette
- 4 Gate-Kontakt
- 5 aktives Gebiet
- 6 längliches Kontaktloch

#### Patentansprüche

1. Verfahren zur Herstellung von Kontaktlöchern (2, 6) in einem integrierten Schaltkreis (IC) unter Verwendung einer Maske, die in einem optischen Lithographieverfahren mit kurzwelligem Licht belichtet wird, dadurch gekennzeichnet, dass die Maske längliche, schlitzartige Öffnungen zur Erzeugung im wesentlichen kreisförmiger und/oder länglicher Kontaktlöcher (2, 6) aufweist.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass die Belichtungsbedingungen derart gewählt sind, dass eine Bildverkürzung in Längsrichtung der Öffnungen um wenigstens 200 bis 400 nm auftritt.

3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die in der Maske befindlichen schlitzartigen Öffnungen etwa rechteckig sind.

4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, dass die Länge der schlitzartigen Öffnungen 1, 5 bis 4 mal so groß ist wie deren Breite.

5. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass zur Belichtung der Maske eine Wellenlänge von mehr als 100 nm, vorzugsweise etwa 193 nm oder 248 nm verwendet wird.

6. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Lithographie bei k1-Werten kleiner als 0,7 vorzugsweise kleiner 0,5 und insbesondere kleiner als 0,4 durchgeführt wird.

7. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die bei der Lithographie verwendete Wellenlänge größer ist als die kleinste auflösende Abmessung eines Kontaktlochs (2, 6), insbesondere auch größer als die Breite der schlitzartigen Öffnungen.

8. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Maske schlitzartige Öffnungen zur Erzeugung sowohl kreisförmiger als auch länglicher Kontaktlöcher aufweist.

9. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass sich die Länge des Kontaktlochs sich mit der Formel berechnet:

$$\text{Länge (N)} = [400 \text{ nm} + N \cdot 250 \text{ nm}] : V$$
 mit  $N \in \mathbb{Z} (0, 1, 2, 3, \dots)$  und V Verkleinerungsfaktor des Belichtungsgeräts.

10. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass sämtliche in der Maske befindlichen schlitzartigen Öffnungen die gleiche Breite aufweisen.

11. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der minimale Abstand zwischen zwei benachbarten Kontaktlöchern (2, 6) auf dem integrierten Schaltkreis (IC) wenigstens halb so groß und insbesondere wenigstens genauso groß ist wie die Breite des Kontaktlochs (2, 6).

Hierzu 1 Seite(n) Zeichnungen

FIG 1a

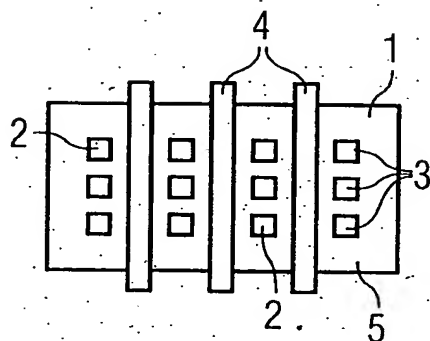


FIG 2a

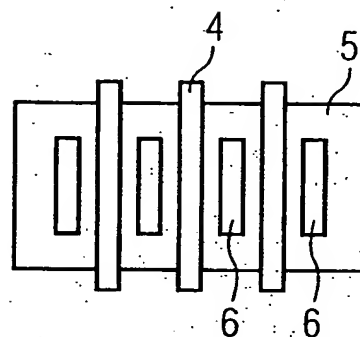


FIG 1b

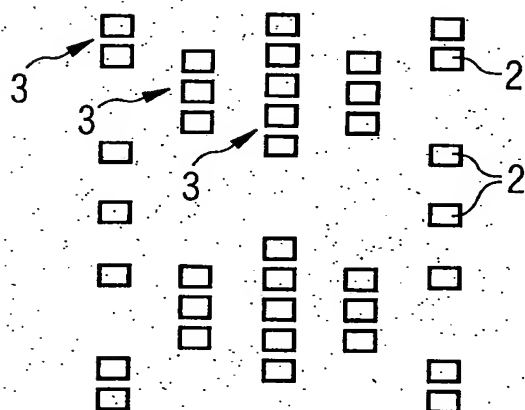


FIG 2b

